



IFW

PATENT  
ATTORNEY DOCKET NO. 049128-5147

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
Dai Yun LEE, et al. )  
Application No.: 10/825,242 ) Group Art Unit: 2871  
Filed: April 16, 2004 ) Examiner: Not Assigned

For: ELECTRO-LUMINESCENCE DISPLAY DEVICE AND DRIVING APPARATUS  
THEREOF

Commissioner for Patents  
Arlington, VA 22202

Sir:

**SUBMISSION OF PRIORITY DOCUMENT**

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing date of Korean Application No. 2003-0099938, filed December 30, 2003 for the above-identified United States Patent Application.

In support of Applicants' claim for priority, filed herewith is one certified copy of the above.

Respectfully submitted,

**MORGAN, LEWIS & BOCKIUS LLP**

By: Mary Jane Goodell  
Reg. No. 33,652  
Robert J. Goodell, Reg. No. 41,040

Dated: August 5, 2004

MORGAN, LEWIS & BOCKIUS LLP  
1111 Pennsylvania Avenue, NW  
Washington, D.C. 20004  
202-739-3000

1-WA/1993948.1  
1-WA/2236703.1

CERTIFIED COPY OF  
PRIORITY DOCUMENT



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

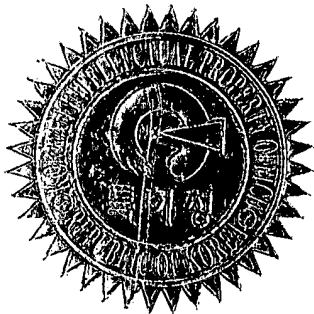
This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2003-0099938  
Application Number

4008

출원년월일 : 2003년 12월 30일  
Date of Application DEC 30, 2003

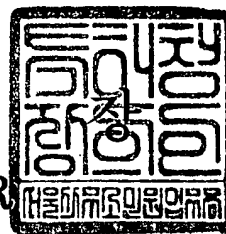
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2004 년 04 월 23 일

특 허 청

COMMISSIONER



## 【서지사항】

**【서류명】** 특허출원서  
**【권리구분】** 특허  
**【수신처】** 특허청장  
**【참조번호】** 0061  
**【제출일자】** 2003. 12. 30  
**【발명의 명칭】** 유기전계발광소자 및 그 구동방법  
**【발명의 영문명칭】** Organic Electroluminescent Device And Driving Method Thereof  
**【출원인】**  
**【명칭】** 엘지 . 필립스엘시디(주)  
**【출원인코드】** 1-1998-101865-5  
**【대리인】**  
**【성명】** 정원기  
**【대리인코드】** 9-1998-000534-2  
**【포괄위임등록번호】** 1999-001832-7  
**【발명자】**  
**【성명의 국문표기】** 이한상  
**【성명의 영문표기】** LEE, HAN SANG  
**【주민등록번호】** 720530-1067123  
**【우편번호】** 437-070  
**【주소】** 경기도 의왕시 오전동 230 성원1차 이화@ 106-1902  
**【국적】** KR  
**【심사청구】** 청구  
**【취지】** 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 정원기 (인)  
**【수수료】**  
**【기본출원료】** 20 면 29,000 원  
**【가산출원료】** 30 면 30,000 원  
**【우선권주장료】** 0 건 0 원  
**【심사청구료】** 29 항 1,037,000 원  
**【합계】** 1,096,000 원  
**【첨부서류】** 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명에 따른 유기전계발광소자는 데이터신호가 입력되는 신호선과, 상기 신호선과 교차하여 화소영역을 정의하는 주사선을 포함하는 유기전계발광패널과; 상기 신호선의 일단에 연결되어, 상기 데이터신호가 입력되기 전에 입력전류를 증폭한 증폭전류를 상기 신호선에 공급하는 전류증폭부를 포함한다.

**【대표도】**

도 3

**【명세서】****【발명의 명칭】**

유기전계발광소자 및 그 구동방법{Organic Electroluminescent Device And Driving Method Thereof}

**【도면의 간단한 설명】**

도 1은 일반적인 액티브 매트릭스형 유기전계발광 소자의 한 화소 영역의 구성을 나타내는 회로도.

도 2는 종래의 유기전계발광소자의 구성을 도시한 구성도.

도 3은 본 발명의 제 1 실시예에 따른 유기전계발광소자의 구성을 도시한 구성도.

도 4는 본 발명의 제 2 실시예에 따른 유기전계발광소자의 구동신호를 도시한 타이밍도.

도 5a는 본 발명의 제 3 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역의 회로도.

도 5b는 본 발명의 제 3 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 프리차지부의 회로도.

도 5c는 본 발명의 제 3 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 전류증폭부의 회로도.

도 5d는 도 5c의 전류증폭기의 상세한 회로도.

도 6a는 본 발명의 제 4 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 전류증폭부의 회로도.

도 6b는 도 6a의 전류증폭기의 상세한 회로도.

도 7a는 본 발명의 제 5 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역의 회로도.

도 7b는 본 발명의 제 5 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 프리차지부의 회로도.

도 7c는 본 발명의 제 5 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 전류증폭부의 회로도.

도 8a는 본 발명의 제 6 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 전류증폭부의 회로도.

도 8b는 도 8a의 전류증폭기의 상세한 회로도.

<도면의 주요부분에 대한 부호의 설명>

110 : 유기전계발광패널    120 : 시그널드라이버

130 : 스캔드라이버    140 : 제어부

150 : 프리차지(precharge)부    160 : 전류증폭부

180 : 구동회로부

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <21> 본 발명은 유기전계발광소자(Organic Electroluminescent Device; OLED)에 관한 것으로, 특히 유기전계발광소자(OELD)의 구동방법에 관한 것이다.
- <22> 새로운 평판디스플레이 중 하나인 유기전계발광 소자는 자체발광형이기 때문에 액정표시장치에 비해 시야각, 대조비 등이 우수하며 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고 직류저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다. 이러한 유기전계발광 소자를 유기발광다이오드(Organic Light Emitting Diode; OLED)라고 부르기도 한다.
- <23> 상기 유기전계발광 소자는 액정표시장치나 PDP(Plasma Display Panel)와 달리 공정이 매우 단순하기 때문에 증착 및 봉지(encapsulation) 장비가 전부라고 할 수 있다.
- <24> 특히, 액티브 매트릭스 방식에서는 화소에 인가되는 전류를 제어하는 전압이 스토리지 캐패시터( $C_{ST}$  ; storage capacitor)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전압을 인가해 주도록 함으로써, 게이트 배선 수에 관계없이 한 화면 동안 계속해서 구동한다.
- <25> 따라서, 액티브 매트릭스 방식에서는, 낮은 전류를 인가해 주더라도 동일한 휘도를 나타내므로 저소비전력, 고정세, 대형화가 가능한 장점을 가진다.

- <26> 이하, 이러한 액티브 매트릭스형 유기전계발광 소자의 기본적인 구조 및 동작특성에 대해서 도면을 참조하여 상세히 설명한다.
- <27> 도 1은 일반적인 액티브 매트릭스형 유기전계발광 소자의 한 화소 영역의 구성을 나타내는 회로도이다.
- <28> 도시한 바와 같이, 제 1 방향으로 주사선(scan line)이 형성되어 있고, 제 1 방향과 교차되는 제 2 방향으로 형성되며, 서로 일정간격 이격된 신호선(signal line) 및 전력선(power line)이 형성되어 있어, 하나의 화소영역(pixel region)을 정의한다.
- <29> 상기 주사선 및 신호선의 교차지점에는 어드레싱 엘리먼트(addressing element)인 스위칭 박막트랜지스터( $T_S$  ; Switching TFT)가 형성되어 있고, 이 스위칭 박막트랜지스터( $T_S$ )와 연결되어 스토리지 캐패시터( $C_{ST}$ )가 형성되어 있고, 상기 스위칭 박막트랜지스터( $T_S$ ) 및 스토리지 캐패시터( $C_{ST}$ )의 연결부 및 전력선과 연결되어, 전류원 엘리먼트(current source element)인 구동 박막트랜지스터( $T_D$ )가 형성되어 있고, 이 구동 박막트랜지스터( $T_D$ )에는 제 1 전극이 연결되어 있고, 이 제 1 전극은 정전류 구동방식의 유기전계발광 다이오드( $D_{EL}$  ; Electroluminescent Diode)를 통해 제 2전극과 연결되어 있다.
- <30> 상기 스위칭 박막트랜지스터( $T_S$ )는 구동 박막트랜지스터( $T_D$ )의 게이트 전압을 제어하고, 스토리지 캐패시터( $C_{ST}$ )는 구동 박막트랜지스터( $T_D$ )에 인가되는 전압을 저장하는 역할을 한다.
- <31> 이하, 상기 액티브 매트릭스형 유기전계발광 소자의 구동원리에 대해서 설명한다.
- <32> 상기 액티브 매트릭스 방식에서는 게이트 신호를 선택된 스위칭 박막트랜지스터의 게이트에 인가하면, 스위칭 박막트랜지스터가 온상태가 되고, 데이터 신호가 이 스위칭 박막트랜지



스터를 통과하여, 구동 박막트랜지스터와 스토리지 캐패시터에 인가되며, 구동 박막트랜지스터가 온상태로 되면, 전원 공급선으로부터 전류가 구동 박막트랜지스터의 게이트를 통하여 유기전계발광층에 인가되어 발광하게 된다.

<33> 이때, 상기 데이터 신호의 크기에 따라, 구동 박막트랜지스터의 개폐정도가 달라져서, 구동 박막트랜지스터를 통하여 흐르는 전류량을 조절하여 계조표시를 할 수 있게 된다.

<34> 그리고, 비선택 구간에는 스토리지 캐패시터에 충전된 데이터 신호가 구동 박막트랜지스터에 계속 인가되어, 다음 화면의 신호가 인가될 때까지 지속적으로 유기전계발광 소자를 발광시킬 수 있다.

<35> 이러한 유기전계발광소자의 구동회로를 도면을 참조하여 설명하기로 한다.

<36> 도 2는 종래의 유기전계발광소자의 구성을 도시한 구성도이다.

<37> 도 2에 도시한 바와 같이, 매트릭스 형태로 배치되는 다수의 화소영역에 형성되는 유기전계발광다이오드(도 1의  $D_{EL}$ ) 및 박막트랜지스터(도 1의  $T_S$ ,  $T_D$ )를 포함하는 유기전계발광패널(10)은 각종 IC(integrated circuit)를 구비한 외부의 시그널드라이버(signal driver; 20), 스캔드라이버(scan driver; 30), 제어부(40)에 의하여 구동된다.

<38> 즉, 유기전계발광패널(10)은 일측에 배치되는 시그널드라이버(20)와 제 1 연결선(22)을 통하여 연결되고, 또 다른 일측에 배치되는 스캔드라이버(30)와 제 2 연결선(32)을 통하여 연결된다.

<39> 도시하지는 않았지만, 제 1 연결선(22)은 스위칭박막트랜지스터(도 1의  $T_S$ )의 소스전극에 연결되는 유기전계발광패널(10)의 신호선과 연결되고, 제 2 연결선(32)은 스위칭박막트랜지스터(도 1의  $T_S$ )의 게이트전극과 연결되는 유기전계발광패널(10)의 주사선과 연결된다.

- <40> 제어부(40)는 제 3 연결선(42)을 통하여 시그널드라이버(20)와 연결되고, 시그널드라이버(20)는 제 4 연결선(24)을 통하여 스캔드라이버(30)와 연결된다.
- <41> 상기 유기전계발광소자의 구동에 대하여 간략히 설명하면, 제어부(40)에서 디스플레이에 필요한 각종 신호를 생성하여 시그널드라이버(20)에 전달하면, 시그널드라이버(20)는 전달받은 신호 중 일부는 제 1 연결선(22)을 통하여 유기전계발광패널(10)에 전달하고 또 다른 일부는 제 4 연결선(24)을 통하여 스캔드라이버(30)에 전달한다.
- <42> 스캔드라이버(30)는 전달받은 신호를 이용하여 제 2 연결선(32)에 순차적으로 신호를 전달하는데, 제 2 연결선(32) 각각은 스위칭박막트랜지스터(도 1의  $T_S$ )의 게이트전극에 연결되어 있으므로 제 2 연결선(32)에 신호가 전달되면 스위칭박막트랜지스터(도 1의  $T_S$ )가 ON된다. 이때, 시그널드라이버(20)가 디스플레이하고자하는 데이터신호를 제 1 연결선(22)으로 전달하여 유기전계발광다이오드(도 1의  $D_{EL}$ )를 구동함으로써 화상을 구현하게 된다.
- <43> 한편, 상기 유기전계발광소자는 하나의 화소영역에 스위칭박막트랜지스터(도 1의  $T_S$ )와 구동박막트랜지스터(도 1의  $T_D$ )를 각각 하나씩 구비하고 있는데, 이러한 유기전계발광소자는 그 구성이 간단하여 제조가 용이하다는 장점이 있는 반면, 시그널드라이버(20), 스캔드라이버(30), 제어부(40)를 포함하는 외부 구동회로에서 출력되는 전압에 의하여 박막트랜지스터를 구동하는 전압구동방식이어서 박막트랜지스터의 문턱전압(threshold voltage;  $V_{th}$ ) 변화에 따른 균일성의 문제가 있다.

**【발명이 이루고자 하는 기술적 과제】**

- <44>      상기 문제점을 해결하기 위하여, 본 발명에서는 각 화소영역의 박막트랜지스터를 구동 회로에서 출력되는 전류에 의하여 구동하는 전류구동방식의 유기전계발광소자 및 그 구동방법을 제공하고자 한다.
- <45>      특히, 본 발명에 따른 전류구동방식의 유기전계발광소자는 하나의 화소영역에 4개의 박막트랜지스터를 구비하고, 구동전류원을 크게 할 수 있는 프리차지(precharge)부와 전류증폭부를 더욱 포함함으로써 신호가 화소영역의 박막트랜지스터에 충방전되는 시간을 단축시킬 수 있다.

**【발명의 구성 및 작용】**

- <46>      상기 목적을 달성하기 위하여, 본 발명은 데이터신호가 입력되는 신호선과, 상기 신호선과 교차하여 화소영역을 정의하는 주사선을 포함하는 유기전계발광패널과; 상기 신호선의 일단에 연결되어, 상기 데이터신호가 입력되기 전에 입력전류를 증폭한 증폭전류를 상기 신호선에 공급하는 전류증폭부를 포함하는 유기전계발광소자를 제공한다.
- <47>      상기 유기전계발광소자는 상기 신호선의 타단에 연결되어, 상기 신호선에 프리차지(precharge)전류를 공급하는 프리차지부를 더욱 포함할 수 있고, 상기 데이터신호와 상기 전류증폭부의 입력전류를 출력하는 구동회로부를 더욱 포함할 수 있다.
- <48>      상기 프리차지부는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 및 2 프리차지트랜지스터를 포함하며, 상기 제 1 프리차지트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 프리차지트랜지스터의 게이트전극은 상기 제 1 프리차지트랜지스터의 드레인

인전극에 연결되고, 상기 제 1 프리차지트랜지스터의 드레인전극은 상기 제 2 프리차지트랜지스터의 소스전극에 연결되고, 상기 제 2 프리차지트랜지스터의 게이트전극에는 상기 데이터 신호가 입력되기 전 일정시간동안 ON되는 프리차지신호가 입력되고, 상기 제 2 프리차지트랜지스터의 드레인전극은 상기 신호선에 연결된다.

<49>       상기 유기전계발광패널은 상기 신호선과 주사선에 연결되는 제 1 및 2 스위칭박막트랜지스터와, 상기 제 2 스위칭박막트랜지스터와 연결되는 제 1 및 2 구동박막트랜지스터, 스토리지 캐패시터와, 상기 제 2 구동박막트랜지스터에 전력을 공급하는 전력선과, 상기 제 2 구동박막트랜지스터를 통하여 상기 전력을 공급받는 유기전계발광다이오드를 더욱 포함할 수 있다.

<50>       상기 전류증폭부는 상기 신호선에 병렬로 연결되는 제 1 및 2 스위치와, 상기 제 1 스위치에 연결되는 전류증폭기와, 상기 전류증폭기 및 제 2 스위치에 연결되는 전류원을 포함하고, 상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되고, 상기 제 2 스위치는 상기 프리차지신호와 반대극성을 갖는 반프리차지신호에 따라 개폐된다.

<51>       상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 같거나 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같다.

<52>       한편, 상기 전류증폭기는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 내지 4 증폭트랜지스터를 포함하며, 상기 제 1 및 2 증폭트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 증폭트랜지스터의 드레인전극은 상기 제 1 및 2 증폭트랜지스터의 게이트전극과 상기 전류원에 연결되고, 상기 제 3 증폭트랜지스터의 소스전극은 상기 제 2 증폭트랜지스터의 드레인전극과 상기 제 3 및 4 증폭트랜지스터의 게이트전극과 연결되고, 상기 제 3 및 4 증폭트랜지스터의 드레인전극은 저전압원(VSS)에 연결되고, 상기 제 4 증폭트랜지스터의 소스 전극은 상기 제 1 스위치에 연결된다.

- <53>       상기 제 1 증폭트랜지스터를 흐르는 전류보다 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류보다 상기 제 4 증폭트랜지스터를 흐르는 전류가 크도록 상기 제 1 내지 4 증폭트랜지스터의 W/L비가 설계될 수 있다.
- <54>       상기 전류증폭부는 상기 신호선에 연결되는 전류증폭기와, 상기 전류증폭기에 연결되는 전류원을 포함한다.
- <55>       상기 전류증폭기는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 내지 5 증폭트랜지스터와 제 1 스위치를 포함하며, 상기 제 1 및 2 증폭트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 증폭트랜지스터의 드레인전극은 상기 제 1 및 2 증폭트랜지스터의 게이트전극과 상기 전류원에 연결되고, 상기 제 3 증폭트랜지스터의 드레인전극은 상기 제 2 증폭트랜지스터의 드레인전극과 상기 제 3 내지 5 증폭트랜지스터의 게이트전극과 연결되고, 상기 제 3 내지 5 증폭트랜지스터의 소스전극은 저전압원(VSS)에 연결되고, 상기 제 1 스위치의 양단은 상기 제 4 및 5 증폭트랜지스터의 드레인전극에 각각 연결되고, 상기 제 5 증폭트랜지스터의 드레인전극은 상기 신호선에 연결된다.
- <56>       상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되고, 상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같다.
- <57>       상기 제 1 증폭트랜지스터를 흐르는 전류보다 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류보다 상기 제 4 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 4 증폭트랜지스터를 흐르는 전류는 상기 프리차지전류와 같고, 상기 제 5 증폭트랜지스터를 흐르는 전류는 상기 화소전류와 같도록 상기 제 1 내지 5 증폭트랜지스터의 W/L비가 설계될 수 있다. .

- <58> 한편, 상기 프리차지부는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 및 2 프리차지트랜지스터를 포함하며, 상기 제 1 프리차지트랜지스터의 소스전극은 저전압원(VSS)에 연결되고, 상기 제 1 프리차지트랜지스터의 게이트전극은 상기 제 1 프리차지트랜지스터의 드레인전극에 연결되고, 상기 제 1 프리차지트랜지스터의 드레인전극은 상기 제 2 프리차지트랜지스터의 드레인전극에 연결되고, 상기 제 2 프리차지트랜지스터의 게이트전극에는 상기 데이터신호가 입력되기 전 일정시간동안 ON되는 프리차지신호가 입력되고, 상기 제 2 프리차지트랜지스터의 소스전극은 상기 신호선에 연결된다.
- <59> 상기 유기전계발광패널은 상기 신호선과 주사선에 연결되는 제 1 및 2 스위칭박막트랜지스터와, 상기 제 2 스위칭박막트랜지스터와 연결되는 제 1 및 2 구동박막트랜지스터, 스토리지 캐패시터와, 상기 제 2 구동박막트랜지스터에 전력을 공급하는 전력선과, 상기 제 2 구동박막트랜지스터를 통하여 상기 전력을 공급받는 유기전계발광다이오드를 더욱 포함할 수 있다.
- <60> 상기 전류증폭부는 상기 신호선에 병렬로 연결되는 제 1 및 2 스위치와, 상기 제 1 스위치에 연결되는 전류증폭기와, 상기 전류증폭기 및 제 2 스위치에 연결되는 전류원을 포함한다.
- <61> 상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되고, 상기 제 2 스위치는 상기 프리차지신호와 반대극성을 갖는 반프리차지신호에 따라 개폐된다.
- <62> 상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 같거나 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같다.
- <63> 상기 전류증폭부는 상기 신호선에 연결되는 전류증폭기와, 상기 전류증폭기에 연결되는 전류원을 포함한다.

- <64>      상기 전류증폭기는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 내지 5 증폭트랜지스터와 제 1 스위치를 포함하며, 상기 제 1 및 2 증폭트랜지스터의 소스전극은 저전압원(VSS)에 연결되고, 상기 제 1 증폭트랜지스터의 드레인전극은 상기 제 1 및 2 증폭트랜지스터의 게이트전극과 상기 전류원에 연결되고, 상기 제 3 증폭트랜지스터의 드레인전극은 상기 제 2 증폭트랜지스터의 드레인전극과 상기 제 3 내지 5 증폭트랜지스터의 게이트전극과 연결되고, 상기 제 3 내지 5 증폭트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 스위치의 양단은 상기 제 4 및 5 증폭트랜지스터의 드레인전극에 각각 연결되고, 상기 제 5 증폭트랜지스터의 드레인전극은 상기 신호선에 연결된다.
- <65>      상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되고, 상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같다.
- <66>      상기 제 1 증폭트랜지스터를 흐르는 전류보다 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류보다 상기 제 4 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 4 증폭트랜지스터를 흐르는 전류는 상기 프리차지전류와 같고, 상기 제 5 증폭트랜지스터를 흐르는 전류는 상기 화소전류와 같도록 상기 제 1 내지 5 증폭트랜지스터의 W/L비가 설계된다.
- <67>      상기 전류증폭부와 상기 프리차지부는 상기 유기전계패널에 내장될 수 있다.
- <68>      한편, 상기 목적을 달성하기 위하여, 본 발명은 유기전계발광패널의 주사선을 선택하여 게이트신호를 입력하는 단계와; 상기 주사선과 교차하여 화소영역을 정의하는 신호선에 데이터신호를 입력하는 단계와; 상기 신호선이 상기 데이터신호에 가까운 전위를 갖도록 상기 데이터

신호가 입력되기 전에 상기 신호선에 증폭전류를 입력하는 단계를 포함하는 유기전계발광소자의 구동방법을 제공한다.

<69> 상기 증폭전류는 상기 신호선에 연결된 프리차지부와 전류증폭부에 의하여 입력되고, 상기 프리차지부와 전류증폭부는 상기 유기전계발광패널에 내장될 수 있다.

<70> 이하, 본 발명의 바람직한 실시예를 첨부한 도면을 참조하여 설명하기로 한다.

<71> 도 3은 본 발명의 제 1 실시예에 따른 유기전계발광소자의 구성을 도시한 구성도이다.

<72> 도 3에 도시한 바와 같이, 본 발명의 제 1 실시예에 따른 유기전계발광소자는 유기전계발광패널(110)과, 프리차지(precharge)부(150), 전류증폭부(160), 시그널드라이버(120), 스캔드라이버(130), 제어부(140)를 포함하는 구동회로부(180)로 구성된다.

<73> 유기전계발광패널(110)에는 신호선(125)과 주사선(135)에 의하여 정의되는 다수의 화소영역(P)이 매트릭스형태로 배열되어 있고, 도시하지는 않았지만, 각 화소영역(P)에는 2개의 스위칭박막트랜지스터, 2개의 구동박막트랜지스터, 그리고 이들에 연결된 유기전계발광다이오드가 형성되어 있다.

<74> 프리차지부(150)와 전류증폭부(160)는 각각 제 1 연결선(152)과 제 2 연결선(162)을 통하여 유기전계발광패널(110)에 연결되며, 제 1 연결선(152)과 제 2 연결선(162)은 각각 유기전계발광패널(110)의 신호선(125)과 주사선(135)에 연결된다.

<75> 시그널드라이버(120)는 제 3 연결선(122)을 통하여 프리차지부(150)에 연결되고, 스캔드라이버(130)는 제 4 연결선(132)을 통하여 유기전계발광패널(110)에 연결된다.



- <76> 제어부(140)는 제 5 연결선(142)을 통하여 시그널드라이버(120)에 연결되고, 시그널드라이버(120)는 제 6 연결선을 통하여 스캔드라이버(130)에 연결된다.
- <77> 상기 유기전계발광소자의 구동을 설명하면, 제어부(140)에서 디스플레이에 필요한 각종 신호를 생성하여 시그널드라이버(120)에 전달하면, 시그널드라이버(120)는 전달받은 신호 중 일부는 제 3 연결선(122)을 통하여 프리차지부(150)에 전달하고 또 다른 일부는 제 6 연결선(124)을 통하여 스캔드라이버(130)에 전달한다.
- <78> 스캔드라이버(130)는 전달받은 신호를 이용하여 제 2 연결선(132)에 순차적으로 신호를 전달하는데, 제 2 연결선(132) 각각은 유기전계발광패널(110)의 스위칭박막트랜지스터(미도시)의 게이트전극에 연결되어 있어서 제 2 연결선(132)에 신호가 전달되면 스위칭박막트랜지스터(미도시)가 ON된다. 이때, 시그널드라이버(120)가 디스플레이하고자하는 데이터신호를 스위칭박막트랜지스터(미도시)의 소스전극에 전달하여 유기전계발광다이오드(미도시)를 구동하게 된다.
- <79> 종래와 달리 본 발명에 따른 유기전계발광소자에서는, 데이터신호가 스위칭박막트랜지스터(미도시)에 입력되기 시작하는 시각 전의 프리차지구간(precharge period)동안, 프리차지부(150)와 전류증폭부(160)가 구동회로부(180)로부터 출력되는 소정 신호의 전류값을 증폭하여 유기전계발광패널(110)의 신호선(125)에 입력함으로써, 신호선(125)이 원하는 전압 근처의 값을 갖도록 한다.
- <80> 신호선(125)이 데이터신호가 신호선(125)으로 입력되기 이전에 이미 원하는 전압 근처의 값을 가지고 있으므로, 프리차지구간 이후에 시그널드라이버(120)에서 출력되는 데이터신호가 신호선(125)을 통하여 구동박막트랜지스터(미도시)에 전달되는 시간을 단축시킬 수 있다.

- <81> 한편, 상기 프리차지부는 사용하지 않고 전류증폭부만 사용한 경우에도, 데이터신호가 입력되기 전에 신호선에 증폭된 전류를 흘려서 신호선이 원하는 전압 근처의 값을 갖도록 하여 데이터신호가 구동박막트랜지스터에 전달되는 시간을 단축시킬 수 있다.
- <82> 도 4는 본 발명의 제 2 실시예에 따른 유기전계발광소자의 구동신호를 도시한 타이밍도이다.
- <83> 도 4에 도시한 바와 같이, 유기전계발광패널(도 3의 110)의 N번째 주사선과 (N+1)번째 주사선에는 각각 N 게이트클럭(GCLKN)과 (N+1)게이트클럭(GCLKN+1)에 따라 게이트신호가 순차적으로 입력되고, 그에 따라 N번째 주사선에 연결된 스위칭박막트랜지스터와 (N+1)번째 주사선에 연결된 스위칭박막트랜지스터가 순차적으로 ON된다.
- <84> 우선 N번째 주사선이 선택된 경우, 데이터클럭(DCLK)에 따라 제 1 구간(t1)동안 데이터 신호(VIDEO)가 신호선(도 3의 125)을 통하여 스위칭박막트랜지스터로 입력된다.
- <85> 본 발명에서는 상기 제 1 구간(t1) 전의 일정구간을 프리차지구간(t2)으로 설정하는데, 이때 프리차지신호(ENA\_PRE)에 따라 프리차지부(도 3의 150)와 전류증폭부(160)가 동작하여 증폭된 전류를 신호선(도 3의 125)에 입력하게 된다.
- <86> 따라서, 데이터신호(VIDEO)가 입력되는 제 1 구간(t1) 전 프리차지구간(t2)동안에, 신호선(도 3의 125)은 이미 고전류로 원하는 전압 근처의 값을 가지고 있게 되고, 데이터신호(VIDEO)가 입력되는 제 1 구간(t1)의 초기에 데이터신호(VIDEO)가 구동박막트랜지스터를 원하는 만큼 ON/OFF하는데 걸리는 시간을 종래보다 단축시킬 수 있으며, 이는 원하는 화면을 적정 시간에 디스플레이 할 수 있음을 의미한다.

- <87> 도 5a, 5b, 5c는 각각 본 발명의 제 3 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역, 프리차지부, 전류증폭부의 회로도이고, 도 5d는 도 5c의 전류증폭기의 상세한 회로도이다.
- <88> 도 5a에 도시한 바와 같이, 신호선(125)과 주사선(135)에 의하여 정의되는 화소영역(P)에는 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ ), 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ ), 스토리지캐패시터( $C_{ST}$ )와 유기전계발광다이오드( $D_{EL}$ )가 배치된다.
- <89> 더 상세히, 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )는 신호선(125)에 직렬로 연결되고, 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )의 게이트전극은 각각 주사선(135)에 연결된다. 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ )의 게이트전극은 스토리지캐패시터( $C_{ST}$ )의 한쪽 전극에 연결되고, 스토리지캐패시터( $C_{ST}$ )의 또 다른 전극은 전력선(145)과 연결된다. 제 2 구동박막트랜지스터( $T_{D2}$ )는 유기전계발광다이오드( $D_{EL}$ )에 연결되어 전력선(145)으로부터의 전류 공급을 제어함으로써 화상을 구현한다.
- <90> 상기 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )와 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ )는 모두 P타입 트랜지스터를 사용한다.
- <91> 상기 각 소자의 동작을 살펴보면, 상기 주사선(135)이 선택되어 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )가 ON되면 신호선(125)으로 데이터신호가 입력되어 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ )의 게이트전극과 스토리지캐패시터( $C_{ST}$ )의 한쪽 전극에 충전된다. 제 2 구동박막트랜지스터( $T_{D2}$ )는 충전된 데이터신호에 따라 ON 전류의 양이 달라지므로 전력선(145)으로부터 공급되는 전류의 양을 제어할 수 있다.

- <92> 신호선(125)의 제 1 단(125a)에는 도 5b의 프리차지부가 연결되어 있고, 신호선(125)의 제 2 단(125b)에는 도 5c의 전류증폭부가 연결되어 있다.
- <93> 도 5b의 프리차지부는 고전압원(VDD)에 직렬 연결된 P타입의 제 1 및 2 프리차지트랜지스터( $T_{p1}$ ,  $T_{p2}$ )를 포함한다. 제 2 프리차지트랜지스터( $T_{p2}$ )의 게이트전극에는 프리차지신호(ENA\_PRE)가 입력되어 프리차지구간(도 4의  $t_2$ )동안 신호선(도 5a의 125)에 프리차지전류( $I_{PRE}$ )를 공급한다. 여기서 제 1 및 2 프리차지트랜지스터( $T_{p1}$ ,  $T_{p2}$ )는 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류가 흐를 수 있도록 W/L비를 크게 제작할 수 있다.
- <94> 도 5c의 전류증폭부는 전류증폭기(165), 제 1 및 2 스위치( $S_1$ ,  $S_2$ ), 전류원(185)을 포함한다.
- <95> 제 1 스위치( $S_1$ )는 프리차지신호(ENA\_PRE)에 따라 개폐되고, 제 2 스위치( $S_2$ )는 프리차지신호(ENA\_PRE)와 반대극성을 갖는 반프리차지신호(ENA\_PRE\_BAR)에 따라 개폐된다. 따라서, 증폭전류( $I_{CA}$ )는 프리차지구간(도 4의  $t_2$ )에서는 전류증폭기(165)를 통과하여 흐르고, 데이터 신호(도 4의 VIDEO)가 입력되는 제 1 구간(도 4의  $t_1$ )에서는 전류증폭기(165)를 통과하지 않고 흐른다.
- <96> 전류증폭기(165)는 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보내며 외부의 고전압원(VDD)과 연결되어 있다.
- <97> 전류원(185)은 구동회로부(도 3의 180)의 집적회로(IC)로서 전류증폭부에 전류를 공급하는 역할을 한다.

- <98> 이러한 전류증폭부를 흐르는 증폭전류( $I_{CA}$ )는 프리차지신호(ENA\_PRE)가 ON될 경우 구동 회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류가 되며, 화소영역의 제 1 스위칭박막트랜지스터(도 5a의  $T_{S1}$ )를 흐르는 화소전류( $I_{PIX}$ ) 및 프리차지부의 프리차지전류( $I_{PRE}$ )와 ( $I_{PRE} + I_{PIX} = I_{CA}$ ) 또는 ( $I_{PRE} = I_{CA}$ )의 관계를 갖는다.
- <99> 도 5d는 도 5c의 전류증폭기의 일예를 도시한 회로도이다.
- <100> 도 5d에 도시한 바와 같이, 전류증폭기는 제 1 내지 4 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ ,  $T_{CA3}$ ,  $T_{CA4}$ )로 이루어질 수 있다.
- <101> 제 1 및 2 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ )는 P타입이고, 제 3 및 4 증폭트랜지스터( $T_{CA3}$ ,  $T_{CA4}$ )는 N타입이다.
- <102> 제 1 및 2 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ )는 서로 게이트전극이 연결된 채로 고전압원(VDD)에 병렬연결 되어있다. 제 3 증폭트랜지스터( $T_{CA3}$ )는 제 2 증폭트랜지스터( $T_{CA2}$ )에 직렬연결 되어 있고, 제 3 및 4 증폭트랜지스터( $T_{CA3}$ ,  $T_{CA4}$ )의 게이트전극은 서로 연결되어 있다.
- <103> 전류증폭기는 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보내므로, 제 2 증폭트랜지스터( $T_{CA2}$ )를 흐르는 전류( $I_1$ )가 입력전류( $I_{IN}$ ) 및 출력전류( $I_{OUT}$ )와 ( $I_{IN} \leq I_1 \leq I_{OUT}$ )의 관계를 갖도록 제 1 내지 4 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ ,  $T_{CA3}$ ,  $T_{CA4}$ )의 W/L비를 설정한다.
- <104> 이상과 같이, 본 발명의 제 3 실시예에 따른 유기전계발광소자에서는 프리차지부와 전류증폭부를 이용하여 데이터신호가 입력되기 전 일정구간(프리차지구간;  $t_2$ ) 동안 신호선에 구동 회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류를 흐르게 하여 신호선의 전위를 원하는 전압 근처 값으로 만든다. 따라서, 이후 데이터신호가 충전되는 시간을 단축시킬 수 있다.

- <105> 한편, 상기 프리차지부는 사용하지 않고 전류증폭부만 사용한 경우에도, 데이터신호가 입력되기 전에 신호선에 증폭된 전류를 흘려서 신호선이 원하는 전압 근처의 값을 갖도록 하여 데이터신호가 구동박막트랜지스터에 전달되는 시간을 단축시킬 수 있다.
- <106> 도 6a는 본 발명의 제 4 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 전류증폭부의 회로도이고, 도 6b는 도 6a의 전류증폭기의 상세한 회로도이다.
- <107> 본 발명의 제 4 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역과 프리차지부는, 도 5a 및 5b에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역과 프리차지부를 적용할 수 있다.
- <108> 도 6a의 전류증폭부는 전류증폭기(265)와 전류원(285)을 포함한다.
- <109> 전류증폭기(265)는 프리차지신호(ENA\_PRE)에 따라 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보내며 외부의 고전압원(VDD)과 연결되어 있다.
- <110> 전류원(285)은 구동회로부(도 3의 180)의 집적회로(IC)로서 전류증폭부에 전류를 공급하는 역할을 한다.
- <111> 이러한 전류증폭부를 흐르는 증폭전류( $I_{CA}$ )는 프리차지신호(ENA\_PRE)가 ON될 경우 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류가 되며, 화소영역의 제 1 스위칭박막트랜지스터(도 5a의  $T_{S1}$ )를 흐르는 화소전류( $I_{PIX}$ ) 및 프리차지부의 프리차지전류( $I_{PRE}$ )와 ( $I_{PRE} + I_{PIX} = I_{CA}$ )의 관계를 갖는다.
- <112> 도 6b는 도 6a의 전류증폭기의 일예를 도시한 회로도이다.

- <113> 도 6b에 도시한 바와 같이, 전류증폭기는 제 1 내지 5 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ ,  $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )로 이루어질 수 있다.
- <114> 여기서, 제 1 및 2 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ )는 P타입이고, 제 3 내지 5 증폭트랜지스터( $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )는 N타입이다.
- <115> 제 1 및 2 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ )는 서로 게이트전극이 연결된 채로 고전압원(VDD)에 병렬연결 되어있다. 제 3 증폭트랜지스터( $T_{CA3}$ )는 제 2 증폭트랜지스터( $T_{CA2}$ )에 직렬연결 되어 있고, 제 3 내지 5 증폭트랜지스터( $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )의 게이트전극은 서로 연결되어 있다.
- <116> 제 4 및 5 증폭트랜지스터( $T_{CA4}$ ,  $T_{CA5}$ ) 사이에는 제 1 스위치( $S_1$ )가 배치되어 프리차지신호(ENA\_PRE)에 따라 개폐된다.
- <117> 전류증폭기는 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보내는데, 입력전류( $I_{IN}$ ), 제 2 증폭트랜지스터( $T_{CA2}$ )를 흐르는 전류( $I_1$ ), 제 4 증폭트랜지스터( $T_{CA4}$ )를 흐르는 전류( $I_2$ ), 출력전류( $I_{OUT}$ ), 제 1 스위칭박막트랜지스터(도 5a의  $T_{S1}$ )를 흐르는 화소전류( $I_{PIX}$ ), 프리차지부의 프리차지전류( $I_{PRE}$ )가 ( $I_{IN} \leq I_1 \leq I_2 = I_{PRE}$ ,  $I_{OUT} = I_{PIX}$ )의 관계를 갖도록 제 1 내지 5 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ ,  $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )의 W/L비를 설계함으로써 가능하다.
- <118> 이상과 같이, 본 발명의 제 4 실시예에 따른 유기전계발광소자에서는 프리차지부와 전류증폭부를 이용하여 데이터신호가 입력되기 전 일정구간(프리차지구간;  $t_2$ ) 동안 신호선에 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류를 흐르게 하여 신호선의 전위를 원하는 전압 근처 값으로 만든다. 따라서, 이후 데이터신호가 충전되는 시간을 단축시킬 수 있다.

- <119> 한편, 상기 프리차지부는 사용하지 않고 전류증폭부만 사용한 경우에도, 데이터신호가 입력되기 전에 신호선에 증폭된 전류를 흘려서 신호선이 원하는 전압 근처의 값을 갖도록 하여 데이터신호가 구동박막트랜지스터에 전달되는 시간을 단축시킬 수 있다.
- <120> 도 7a, 7b, 7c는 각각 본 발명의 제 5 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역, 프리차지부, 전류증폭부의 회로도이다.
- <121> 도 7a에 도시한 바와 같이, 신호선(325)과 주사선(335)에 의하여 정의되는 화소영역(P)에는 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ ), 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ ), 스토리지캐패시터( $C_{ST}$ )와 유기전계발광다이오드( $D_{EL}$ )가 배치된다.
- <122> 여기서, 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )는 P타입이고, 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ ), 스토리지캐패시터( $C_{ST}$ )는 N타입이다.
- <123> 더 상세히, 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )는 신호선(325)에 직렬로 연결되고, 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )의 게이트전극은 각각 주사선(335)에 연결된다. 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ )의 게이트전극은 스토리지캐패시터( $C_{ST}$ )의 한쪽 전극에 연결되고, 스토리지캐패시터( $C_{ST}$ )의 또 다른 전극은 전력선(345)과 연결된다. 제 2 구동박막트랜지스터( $T_{D2}$ )는 유기전계발광다이오드( $D_{EL}$ )에 연결되어 전력선(345)으로부터의 전류 공급을 제어함으로써 화상을 구현한다.
- <124> 상기 각 소자의 동작을 살펴보면, 상기 주사선(335)이 선택되어 제 1 및 2 스위칭박막트랜지스터( $T_{S1}$ ,  $T_{S2}$ )가 ON되면 신호선(325)으로 데이터신호가 입력되어 제 1 및 2 구동박막트랜지스터( $T_{D1}$ ,  $T_{D2}$ )의 게이트전극과 스토리지캐패시터( $C_{ST}$ )의 한쪽 전극에 충전된다. 제 2 구동



박막트랜지스터( $T_{D2}$ )는 충전된 데이터신호에 따라 ON 전류의 양이 달라지므로 전력선(345)으로부터 공급되는 전류의 양을 제어할 수 있다.

<125> 신호선(325)의 제 1 단(325a)에는 도 7b의 프리차지부가 연결되어 있고, 신호선(325)의 제 2 단(325b)에는 도 7c의 전류증폭부가 연결되어 있다.

<126> 도 7b의 프리차지부는 저전압원(VSS)에 직렬 연결된 제 1 및 2 프리차지트랜지스터( $T_{P1}$ ,  $T_{P2}$ )를 포함한다.

<127> 여기서는 제 1 프리차지트랜지스터( $T_{P1}$ )는 N타입인 반면, 제 2 프리차지트랜지스터( $T_{P2}$ )는 P타입이다.

<128> 제 2 프리차지트랜지스터( $T_{P2}$ )의 게이트전극에는 프리차지신호(ENA\_PRE)가 입력되어 프리차지구간(도 4의  $t_2$ )동안 신호선(도 7a의 325)에 프리차지전류( $I_{PRE}$ )를 공급한다. 여기서 제 1 및 2 프리차지트랜지스터( $T_{P1}$ ,  $T_{P2}$ )는 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류가 흐를 수 있도록 W/L비를 크게 제작할 수 있다.

<129> 도 7c의 전류증폭부는 전류증폭기(365), 제 1 및 2 스위치( $S_1$ ,  $S_2$ ), 전류원(385)을 포함한다.

<130> 제 1 스위치( $S_1$ )는 프리차지신호(ENA\_PRE)에 따라 개폐되고, 제 2 스위치( $S_2$ )는 프리차지신호(ENA\_PRE)와 반대극성을 갖는 반프리차지신호(ENA\_PRE\_BAR)에 따라 개폐된다. 따라서, 증폭전류( $I_{CA}$ )는 프리차지구간(도 4의  $t_2$ )에서는 전류증폭기(365)를 통과하여 흐르고, 데이터 신호(도 4의 VIDEO)가 입력되는 제 1 구간(도 4의  $t_1$ )에서는 전류증폭기(365)를 통과하지 않고 흐른다.

<131> 전류증폭기(365)는 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보낸다.

- <132> 전류원(385)은 구동회로부(도 3의 180)의 집적회로(IC)로서 전류증폭부에 전류를 공급하는 역할을 한다.
- <133> 이러한 전류증폭부를 흐르는 증폭전류( $I_{CA}$ )는 그 방향이 제 3 실시예의 경우와 반대이고, 프리차지신호(ENA\_PRE)가 ON될 경우 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류가 되며, 화소영역의 제 1 스위칭박막트랜지스터(도 7a의  $T_{S1}$ )를 흐르는 화소 전류( $I_{PIX}$ ) 및 프리차지부의 프리차지전류( $I_{PRE}$ )와 ( $I_{PRE} + I_{PIX} = I_{CA}$ ) 또는 ( $I_{PRE} = I_{CA}$ )의 관계를 갖는다.
- <134> 이상과 같이, 본 발명의 제 5 실시예에 따른 유기전계발광소자에서는 프리차지부와 전류증폭부를 이용하여 데이터신호가 입력되기 전 일정구간(프리차지구간;  $t_2$ ) 동안 신호선에 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류를 흐르게 하여 신호선의 전위를 원하는 전압 근처 값으로 만든다. 따라서, 이후 데이터신호가 충전되는 시간을 단축시킬 수 있다.
- <135> 한편, 상기 프리차지부는 사용하지 않고 전류증폭부만 사용한 경우에도, 데이터신호가 입력되기 전에 신호선에 증폭된 전류를 흘려서 신호선이 원하는 전압 근처의 값을 갖도록 하여 데이터신호가 구동박막트랜지스터에 전달되는 시간을 단축시킬 수 있다.
- <136> 도 8a는 본 발명의 제 6 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 전류증폭부의 회로도이고, 도 8b는 도 8a의 전류증폭기의 상세한 회로도이다.
- <137> 본 발명의 제 6 실시예에 따른 유기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역과 프리차지부는, 도 7a 및 7b에 도시된 본 발명의 제 5 실시예에 따른 유

기전계발광소자의 하나의 신호선에 연결되는 유기전계발광패널의 화소영역과 프리차지부를 적용할 수 있다.

<138> 도 8a의 전류증폭부는 전류증폭기(465)와 전류원(485)을 포함한다.

<139> 전류증폭기(465)는 프리차지신호(ENA\_PRE)에 따라 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보낸다.

<140> 전류원(485)은 구동회로부(도 3의 180)의 집적회로(IC)로서 전류증폭부에 전류를 공급하는 역할을 한다.

<141> 이러한 전류증폭부를 흐르는 증폭전류( $I_{CA}$ )는 프리차지신호(ENA\_PRE)가 ON될 경우 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류가 되며, 화소영역의 제 1 스위칭박막트랜지스터(도 7a의  $T_{S1}$ )를 흐르는 화소전류( $I_{PIX}$ ) 및 프리차지부의 프리차지전류( $I_{PRE}$ )와 ( $I_{PRE} + I_{PIX} = I_{CA}$ )의 관계를 갖는다.

<142> 도 8b는 도 8a의 전류증폭기의 일예를 도시한 회로도이다.

<143> 도 8b에 도시한 바와 같이, 전류증폭기는 제 1 내지 5 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ ,  $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )로 이루어질 수 있다.

<144> 여기서, 제 1 및 2 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ )는 N타입이고, 제 3 내지 5 증폭트랜지스터( $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )는 P타입이다.

<145> 제 1 및 2 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ )는 서로 게이트전극이 연결된 채로 저전압원(VSS2)에 병렬연결 되어있다. 제 3 증폭트랜지스터( $T_{CA3}$ )는 제 2 증폭트랜지스터( $T_{CA2}$ )에 직렬연결 되어 있고, 제 3 내지 5 증폭트랜지스터( $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )의 게이트전극은 서로 연결되어 있다.

- <146> 제 4 및 5 증폭트랜지스터( $T_{CA4}$ ,  $T_{CA5}$ ) 사이에는 제 1 스위치( $S_1$ )가 배치되어 프리차지신호(ENA\_PRE)에 따라 개폐된다.
- <147> 전류증폭기는 입력전류( $I_{IN}$ )를 증폭하여 출력전류( $I_{OUT}$ )를 내보내는데, 입력전류( $I_{IN}$ ), 제 2 증폭트랜지스터( $T_{CA2}$ )를 흐르는 전류( $I_1$ ), 제 4 증폭트랜지스터( $T_{CA4}$ )를 흐르는 전류( $I_2$ ), 출력전류( $I_{OUT}$ ), 제 1 스위칭박막트랜지스터(도 7a의  $T_{S1}$ )를 흐르는 화소전류( $I_{PIX}$ ), 프리차지부의 프리차지전류( $I_{PRE}$ )가 ( $I_{IN} \gg I_1 \gg I_2 = I_{PRE}$ ,  $I_{OUT} = I_{PIX}$ )의 관계를 갖도록 제 1 내지 5 증폭트랜지스터( $T_{CA1}$ ,  $T_{CA2}$ ,  $T_{CA3}$ ,  $T_{CA4}$ ,  $T_{CA5}$ )의 W/L비를 설계함으로써 전류증폭이 가능하다.
- <148> 이상과 같이, 본 발명의 제 6 실시예에 따른 유기전계발광소자에서는 프리차지부와 전류증폭부를 이용하여 데이터신호가 입력되기 전 일정구간(프리차지구간;  $t_2$ ) 동안 신호선에 구동회로부의 집적회로에서 출력되는 전류보다 수 내지 수십 배 큰 고전류를 흐르게 하여 신호선의 전위를 원하는 전압 근처 값으로 만든다. 따라서, 이후 데이터신호가 충전되는 시간을 단축시킬 수 있다.
- <149> 한편, 상기 프리차지부는 사용하지 않고 전류증폭부만 사용한 경우에도, 데이터신호가 입력되기 전에 신호선에 증폭된 전류를 흘려서 신호선이 원하는 전압 근처의 값을 갖도록 하여 데이터신호가 구동박막트랜지스터에 전달되는 시간을 단축시킬 수 있다.
- <150> 상기 본 발명의 제 1 내지 6 실시예에 따른 유기전계발광소자에 있어서, 프리차지부와 전류증폭부는 유기전계발광패널과는 독립적인 외부회로로 구성될 수도 있고, 혹은 유기전계발광패널의 화소영역에 형성되는 스위칭박막트랜지스터 및 구동박막트랜지스터와 같이 유기전계발광패널에 내장되어 구성될 수도 있다.

<151>        본 발명에 따른 유기전계발광소자 및 그 구동방법은 상기 실시예에 한정되지 않고, 본 발명의 취지에 어긋나지 않는 한도 내에서 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의하여 다양한 변화와 변형이 가능하다는 것은 명백하며, 이러한 변화와 변형이 본 발명에 속함은 첨부된 청구 범위를 통해 알 수 있다.

【발명의 효과】

<152>        이상과 같이, 본 발명에 따른 유기전계발광소자 및 그 구동방법에 의하면, 하나의 화소 영역에 4개의 박막트랜지스터를 구비하고, 구동전류원을 크게 할 수 있는 프리차지(precharge)부와 전류증폭부를 더욱 포함함으로써 신호가 화소영역의 박막트랜지스터에 충방전되는 시간을 단축시킬 수 있다.

<153>        또한 전류구동방식이므로 박막트랜지스터의 문턱전압(threshold voltage;  $V_{th}$ ) 변화에 따른 균일성 문제가 방지된다.

**【특허청구범위】****【청구항 1】**

데이터신호가 입력되는 신호선과, 상기 신호선과 교차하여 화소영역을 정의하는 주사선을 포함하는 유기전계발광패널과;

상기 신호선의 일단에 연결되어, 상기 데이터신호가 입력되기 전에 입력전류를 증폭한 증폭전류를 상기 신호선에 공급하는 전류증폭부

를 포함하는 유기전계발광소자.

**【청구항 2】**

제 1 항에 있어서,

상기 신호선의 타단에 연결되어, 상기 신호선에 프리차지(precharge)전류를 공급하는 프리차지부를 더욱 포함하는 유기전계발광소자.

**【청구항 3】**

제 2 항에 있어서,

상기 데이터신호와 상기 전류증폭부의 입력전류를 출력하는 구동회로부를 더욱 포함하는 유기전계발광소자.

**【청구항 4】**

제 3 항에 있어서,

상기 프리차지부는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 및 2 프리차지트랜지스터를 포함하며, 상기 제 1 프리차지트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 프리차지트랜지스터의 게이트전극은 상기 제 1 프리차지트랜지스터의 드레인전극에 연결되고, 상기 제 1 프리차지트랜지스터의 드레인전극은 상기 제 2 프리차지트랜지스터의 소스전극에 연결되고, 상기 제 2 프리차지트랜지스터의 게이트전극에는 상기 데이터 신호가 입력되기 전 일정시간동안 ON되는 프리차지신호가 입력되고, 상기 제 2 프리차지트랜지스터의 드레인전극은 상기 신호선에 연결되는 유기전계발광소자.

#### 【청구항 5】

제 4 항에 있어서,

상기 유기전계발광패널은 상기 신호선과 주사선에 연결되는 제 1 및 2 스위칭박막트랜지스터와, 상기 제 2 스위칭박막트랜지스터와 연결되는 제 1 및 2 구동박막트랜지스터, 스토리지 캐패시터와, 상기 제 2 구동박막트랜지스터에 전력을 공급하는 전력선과, 상기 제 2 구동박막트랜지스터를 통하여 상기 전력을 공급받는 유기전계발광다이오드를 더욱 포함하는 유기전계발광소자.

#### 【청구항 6】

제 5 항에 있어서,

상기 전류증폭부는 상기 신호선에 병렬로 연결되는 제 1 및 2 스위치와, 상기 제 1 스위치에 연결되는 전류증폭기와, 상기 전류증폭기 및 제 2 스위치에 연결되는 전류원을 포함하는

유기전계발광소자.

【청구항 7】

제 6 항에 있어서,

상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되고, 상기 제 2 스위치는 상기 프리차지신호와 반대극성을 갖는 반프리차지신호에 따라 개폐되는 유기전계발광소자.

【청구항 8】

제 7 항에 있어서,

상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 같거나 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같은 유기전계발광소자.

【청구항 9】

제 8 항에 있어서,

상기 전류증폭기는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 내지 4 증폭트랜지스터를 포함하며, 상기 제 1 및 2 증폭트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 증폭트랜지스터의 드레인전극은 상기 제 1 및 2 증폭트랜지스터의 게이트전극과 상기 전류원에 연결되고, 상기 제 3 증폭트랜지스터의 소스전극은 상기 제 2 증폭트랜지스터의 드레인전극과 상기 제 3 및 4 증폭트랜지스터의 게이트전극과 연결되고, 상기 제 3 및 4



증폭트랜지스터의 드레인전극은 저전압원(VSS)에 연결되고, 상기 제 4 증폭트랜지스터의 소스전극은 상기 제 1 스위치에 연결되는 유기전계발광소자.

【청구항 10】

제 9 항에 있어서,

상기 제 1 증폭트랜지스터를 흐르는 전류보다 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류보다 상기 제 4 증폭트랜지스터를 흐르는 전류가 크도록 상기 제 1 내지 4 증폭트랜지스터의 W/L비가 설계되는 유기전계발광소자

【청구항 11】

제 5 항에 있어서,

상기 전류증폭부는 상기 신호선에 연결되는 전류증폭기와, 상기 전류증폭기에 연결되는 전류원을 포함하는 유기전계발광소자.

【청구항 12】

제 11 항에 있어서,

상기 전류증폭기는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 내지 5 증폭트랜지스터와 제 1 스위치를 포함하며, 상기 제 1 및 2 증폭트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 증폭트랜지스터의 드레인전극은 상기 제 1 및 2 증폭트랜지스

터의 게이트전극과 상기 전류원에 연결되고, 상기 제 3 증폭트랜지스터의 드레인전극은 상기 제 2 증폭트랜지스터의 드레인전극과 상기 제 3 내지 5 증폭트랜지스터의 게이트전극과 연결되고, 상기 제 3 내지 5 증폭트랜지스터의 소스전극은 저전압원(VSS)에 연결되고, 상기 제 1 스위치의 양단은 상기 제 4 및 5 증폭트랜지스터의 드레인전극에 각각 연결되고, 상기 제 5 증폭트랜지스터의 드레인전극은 상기 신호선에 연결되는 유기전계발광소자.

**【청구항 13】**

제 12 항에 있어서,

상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되는 유기전계발광소자.

**【청구항 14】**

제 13 항에 있어서,

상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같은 유기전계발광소자.

**【청구항 15】**

제 14 항에 있어서,

상기 제 1 증폭트랜지스터를 흐르는 전류보다 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류보다 상기 제 4 증폭트랜지스터를

흐르는 전류가 크고, 상기 제 4 증폭트랜지스터를 흐르는 전류는 상기 프리차지전류와 같고, 상기 제 5 증폭트랜지스터를 흐르는 전류는 상기 화소전류와 같도록 상기 제 1 내지 5 증폭트랜지스터의 W/L비가 설계되는 유기전계발광소자.

#### 【청구항 16】

제 3 항에 있어서,

상기 프리차지부는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 및 2 프리차지트랜지스터를 포함하며, 상기 제 1 프리차지트랜지스터의 소스전극은 저전압원(VSS)에 연결되고, 상기 제 1 프리차지트랜지스터의 게이트전극은 상기 제 1 프리차지트랜지스터의 드레인전극에 연결되고, 상기 제 1 프리차지트랜지스터의 드레인전극은 상기 제 2 프리차지트랜지스터의 드레인전극에 연결되고, 상기 제 2 프리차지트랜지스터의 게이트전극에는 상기 데이터 신호가 입력되기 전 일정시간동안 ON되는 프리차지신호가 입력되고, 상기 제 2 프리차지트랜지스터의 소스전극은 상기 신호선에 연결되는 유기전계발광소자.

#### 【청구항 17】

제 16 항에 있어서,

상기 유기전계발광패널은 상기 신호선과 주사선에 연결되는 제 1 및 2 스위칭박막트랜지스터와, 상기 제 2 스위칭박막트랜지스터와 연결되는 제 1 및 2 구동박막트랜지스터, 스토리지 캐패시터와, 상기 제 2 구동박막트랜지스터에 전력을 공급하는 전력선과, 상기 제 2 구동박막트랜지스터를 통하여 상기 전력을 공급받는 유기전계발광다이오드를 더욱 포함하는 유기전계발

광소자.

【청구항 18】

제 17 항에 있어서,

상기 전류증폭부는 상기 신호선에 병렬로 연결되는 제 1 및 2 스위치와, 상기 제 1 스위치에 연결되는 전류증폭기와, 상기 전류증폭기 및 제 2 스위치에 연결되는 전류원을 포함하는 유기전계발광소자.

【청구항 19】

제 18 항에 있어서,

상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되고, 상기 제 2 스위치는 상기 프리차지신호와 반대극성을 갖는 반프리차지신호에 따라 개폐되는 유기전계발광소자.

【청구항 20】

제 19 항에 있어서,

상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 같거나 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같은 유기전계발광소자.

**【청구항 21】**

제 17 항에 있어서,

상기 전류증폭부는 상기 신호선에 연결되는 전류증폭기와, 상기 전류증폭기에 연결되는 전류원을 포함하는 유기전계발광소자.

**【청구항 22】**

제 21 항에 있어서,

상기 전류증폭기는 각각 게이트전극, 소스전극, 드레인전극을 포함하는 제 1 내지 5 증폭트랜지스터와 제 1 스위치를 포함하며, 상기 제 1 및 2 증폭트랜지스터의 소스전극은 저전압원(VSS)에 연결되고, 상기 제 1 증폭트랜지스터의 드레인전극은 상기 제 1 및 2 증폭트랜지스터의 게이트전극과 상기 전류원에 연결되고, 상기 제 3 증폭트랜지스터의 드레인전극은 상기 제 2 증폭트랜지스터의 드레인전극과 상기 제 3 내지 5 증폭트랜지스터의 게이트전극과 연결되고, 상기 제 3 내지 5 증폭트랜지스터의 소스전극은 고전압원(VDD)에 연결되고, 상기 제 1 스위치의 양단은 상기 제 4 및 5 증폭트랜지스터의 드레인전극에 각각 연결되고, 상기 제 5 증폭트랜지스터의 드레인전극은 상기 신호선에 연결되는 유기전계발광소자.

**【청구항 23】**

제 22 항에 있어서,

상기 제 1 스위치는 상기 프리차지신호에 따라 개폐되는 유기전계발광소자.

**【청구항 24】**

제 23 항에 있어서,

상기 프리차지신호가 ON되는 경우, 상기 증폭전류는 상기 프리차지전류와 상기 제 1 스위칭박막트랜지스터를 흐르는 화소전류의 합과 같은 유기전계발광소자.

**【청구항 25】**

제 24 항에 있어서,

상기 제 1 증폭트랜지스터를 흐르는 전류보다 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 2 및 3 증폭트랜지스터를 흐르는 전류보다 상기 제 4 증폭트랜지스터를 흐르는 전류가 크고, 상기 제 4 증폭트랜지스터를 흐르는 전류는 상기 프리차지전류와 같고, 상기 제 5 증폭트랜지스터를 흐르는 전류는 상기 화소전류와 같도록 상기 제 1 내지 5 증폭트랜지스터의 W/L비가 설계되는 유기전계발광소자.

**【청구항 26】**

제 10, 15, 20, 25 항 중 어느 하나의 항에 있어서,

상기 전류증폭부와 상기 프리차지부는 상기 유기전계패널에 내장되는 유기전계발광소자.

**【청구항 27】**

유기전계발광패널의 주사선을 선택하여 게이트신호를 입력하는 단계와;

상기 주사선과 교차하여 화소영역을 정의하는 신호선에 데이터신호를 입력하는 단계와;

상기 신호선이 상기 데이터신호에 가까운 전위를 갖도록 상기 데이터신호가 입력되기 전에 상기 신호선에 증폭전류를 입력하는 단계를 포함하는 유기전계발광소자의 구동방법.

【청구항 28】

제 27 항에 있어서,

상기 증폭전류는 상기 신호선에 연결된 프리차지부와 전류증폭부에 의하여 입력되는 유기전계발광소자의 구동방법.

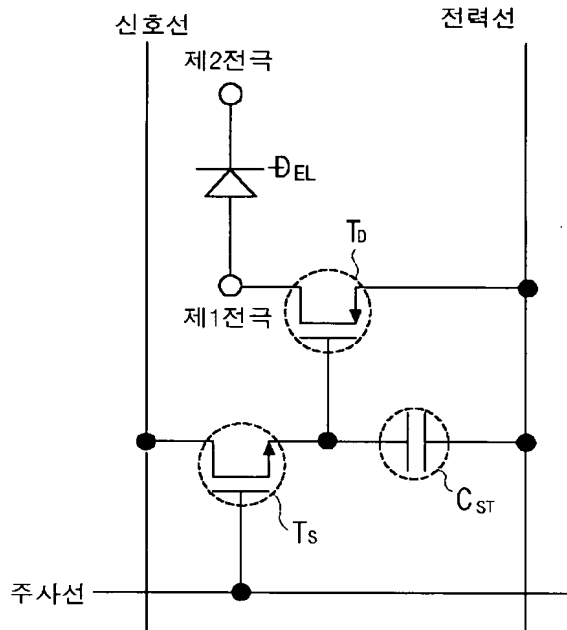
【청구항 29】

제 28 항에 있어서,

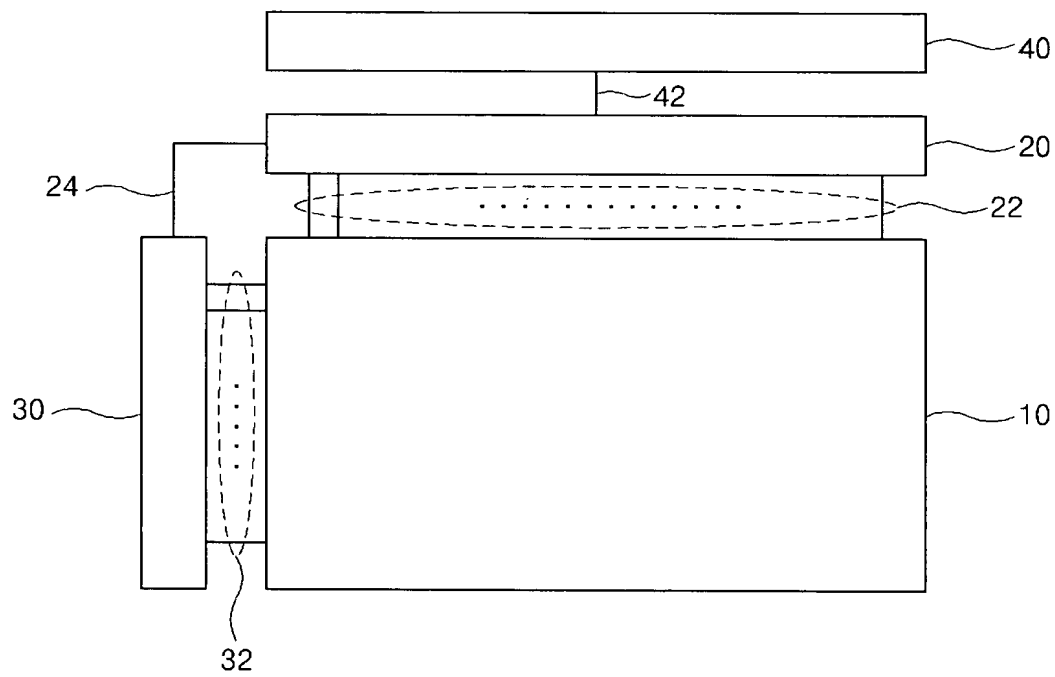
상기 프리차지부와 전류증폭부는 상기 유기전계발광패널에 내장되는 유기전계발광소자의 구동방법.

【도면】

【도 1】

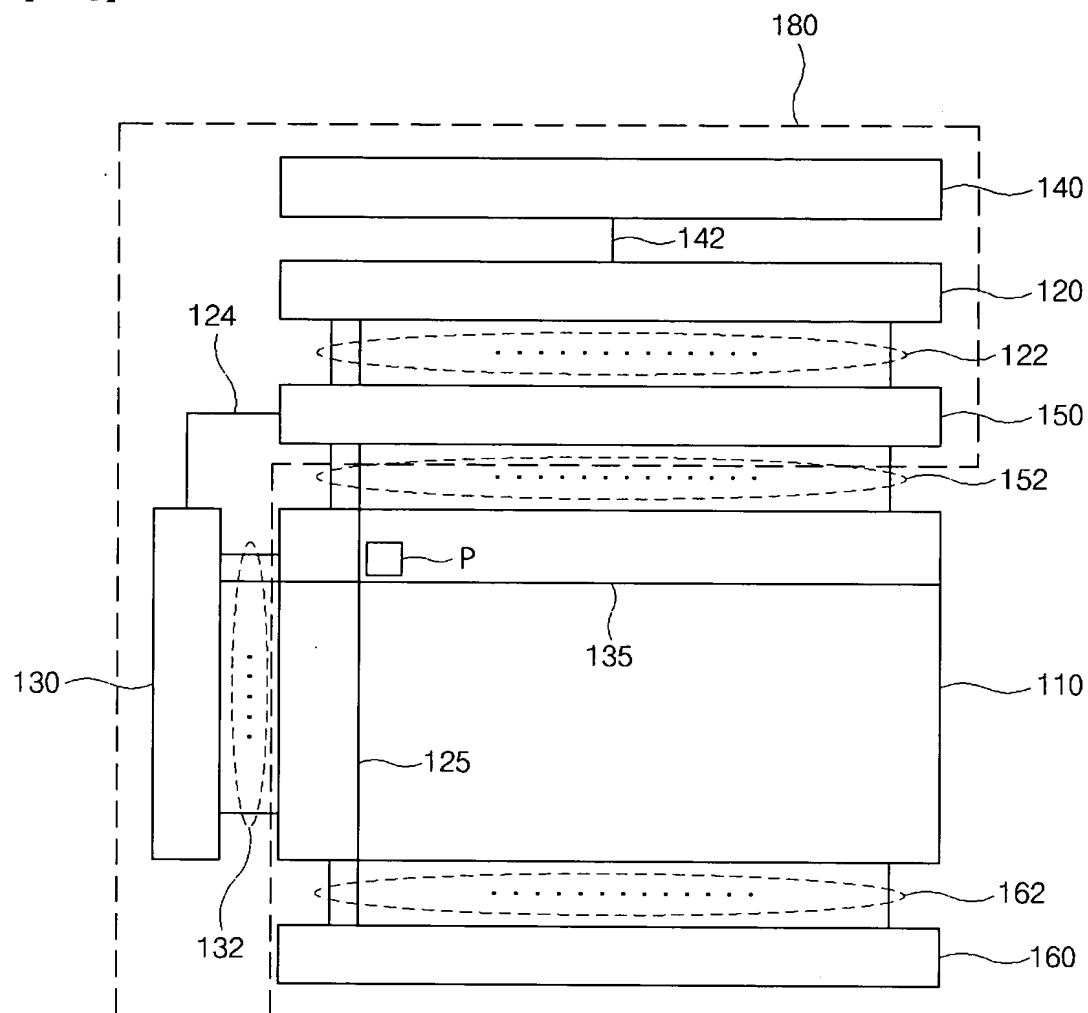


【도 2】

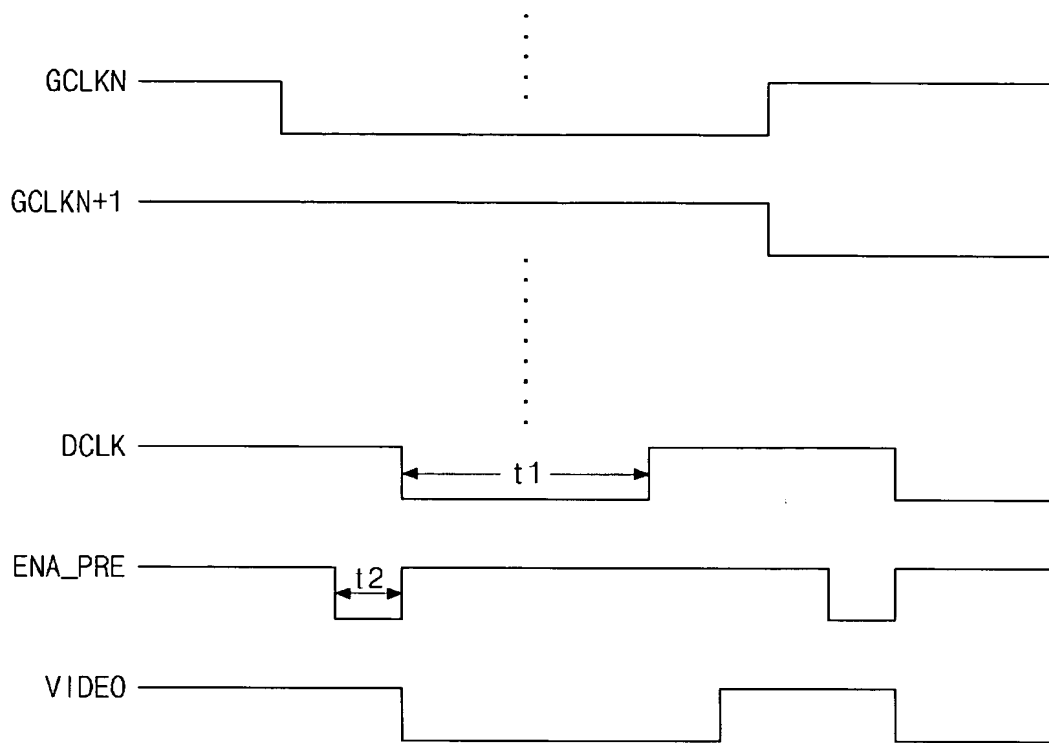




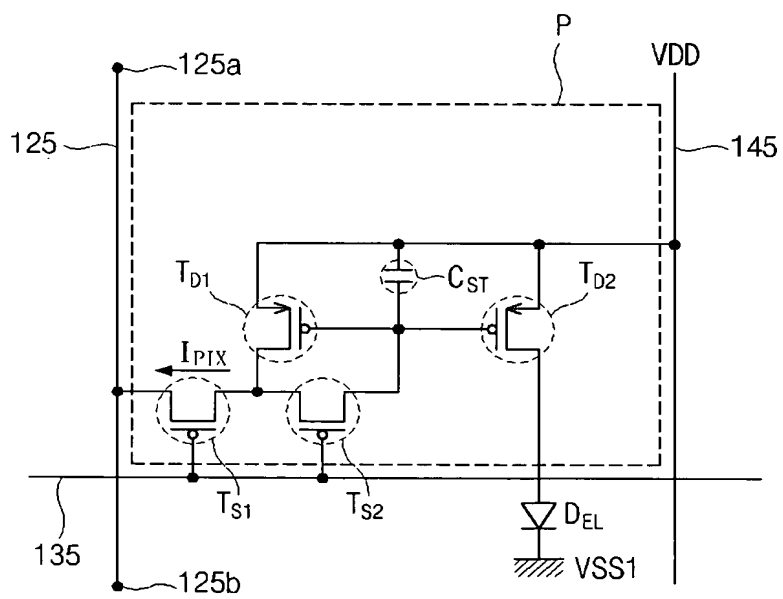
【도 3】



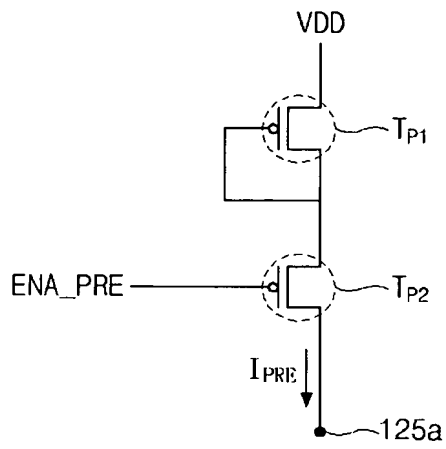
【도 4】



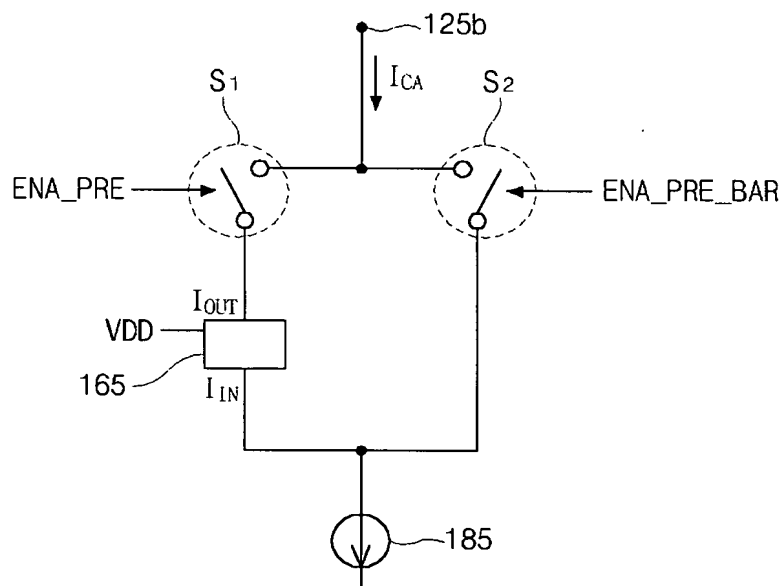
【도 5a】



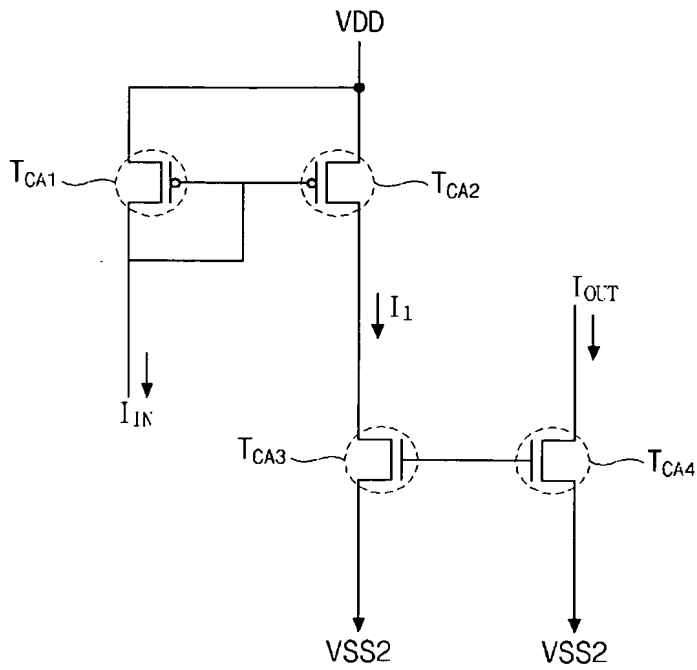
【도 5b】



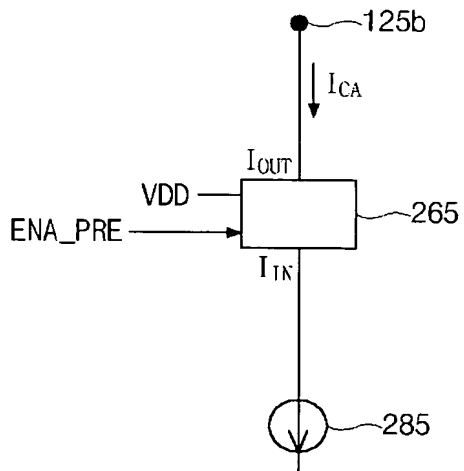
【도 5c】



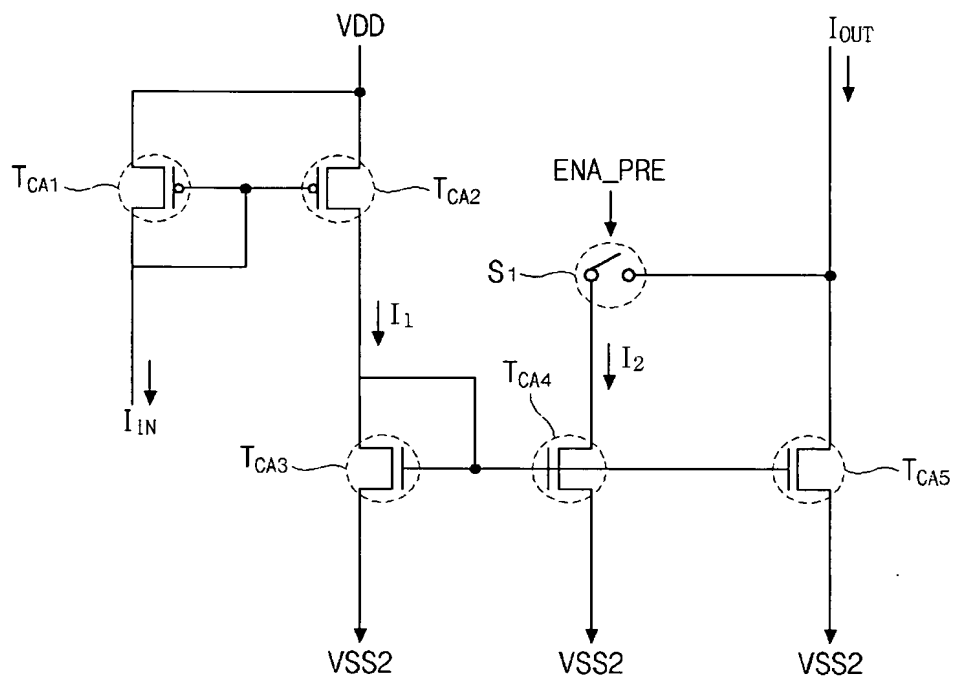
【도 5d】



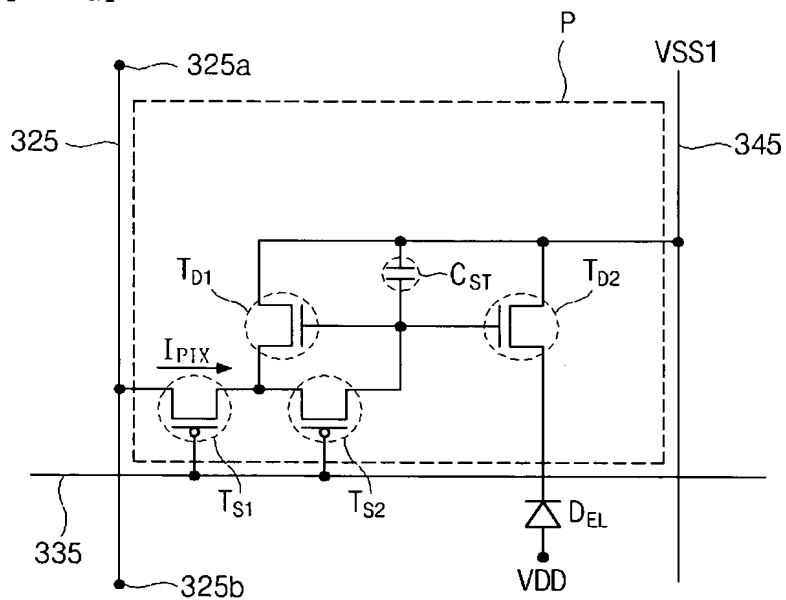
【도 6a】



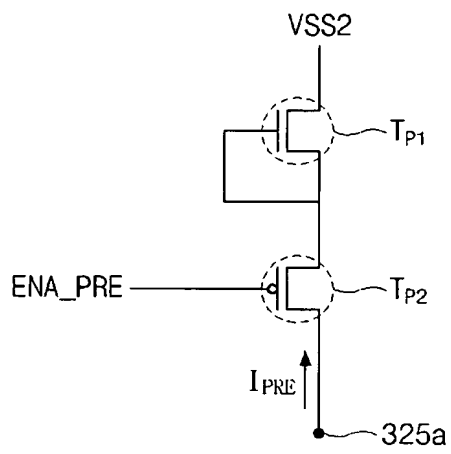
【도 6b】



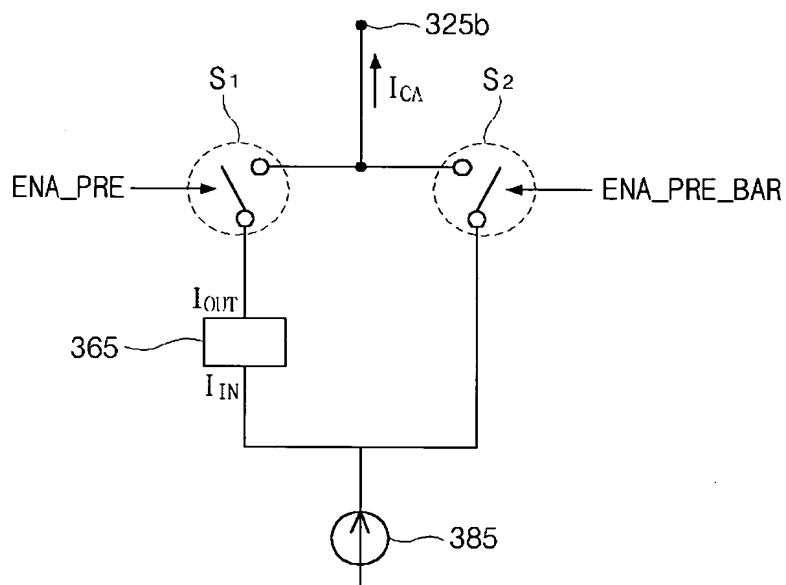
【도 7a】



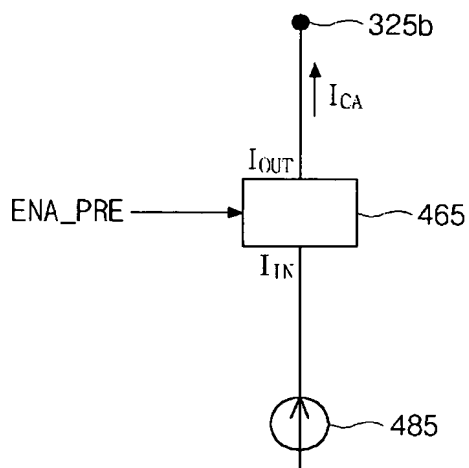
【도 7b】



【도 7c】



【도 8a】



【도 8b】

